

УДК 004.312.02

Е.Н. Коробкова, канд. техн. наук, доцент, ФГБОУ ВО «Белгородский государственный технологический университет им. В.Г. Шухова» (Белгород, Россия) (e-mail: sharm-helen@yandex.ru)

С.И. Егоров, д-р техн. наук, доцент, ФГБОУ ВО «Юго-Западный государственный университет» (Курск, Россия) (e-mail: sie58@mail.ru)

В.Э. Дрейзин, д-р техн. наук, профессор, ФГБОУ ВО «Юго-Западный государственный университет» (Курск, Россия) (e-mail: drejzin_ve@mail.ru)

Г.И. Передельский, д-р техн. наук, профессор, ФГБОУ ВО «Юго-Западный государственный университет» (Курск, Россия) (e-mail: sie58@mail.ru)

А.В. Варганов, канд. техн. наук, ФГБОУ ВО «Юго-Западный государственный университет» (Курск, Россия) (e-mail: mv.alvar@yandex.ru)

МЕТОД ПРОЕКТИРОВАНИЯ СПЕЦИАЛИЗИРОВАННЫХ ЦИФРОВЫХ УСТРОЙСТВ ФОРМИРОВАНИЯ ПОСЛЕДОВАТЕЛЬНОСТИ ИМПУЛЬСОВ С ЗАДАНЫМИ ПАРАМЕТРАМИ

Работа посвящена методу проектирования цифровых устройств формирования периодической последовательности с заданными длительностями импульсов и пауз. Эти длительности выбираются кратными периоду тактовых импульсов по соотношению 2^i ($i=1, 2, 3 \dots$). Такая особенность позволяет получать компактные схемы функциональных узлов и уменьшать сложность устройства. Предложен метод проектирования специализированных цифровых устройств, учитывающий периодичность выходных данных. Он основан на представлении логических функций переключения триггеров в обобщённой форме. Эта форма позволяет упростить процедуру анализа и синтеза цифровых устройств. В состав метода введен этап декомпозиции конечного графа смены рабочих состояний на независимые ветви с заданной последовательностью смены состояний в пределах ветви, что позволяет определить операционную часть устройства как кольцевой автомат. На этапе структурного синтеза проектируемое устройство представляется в виде функционально-блочной композиции нескольких взаимосвязанных отдельных блоков. Каждый блок представляет собой конечный автомат, что позволяет задавать серии импульсов своими стартовыми адресами и длинами серий. Использование типового триггера со счётным входом, формирующего значение сигнала на выходе, позволило отказаться от комбинационной схемы формирования выходного сигнала. Эта проектная особенность позволила уменьшить сложность специализированного устройства формирования импульсов в целом, и уменьшить задержку. Функции перехода всех элементов памяти в исходное (нулевое) состояние при включении источника питания возложены на старт-стопную схему. Оно выполнено на типовом асинхронном RS-триггере с прямыми входами R и S. Практическая ценность метода заключается в комбинации функционирования синхронных и асинхронных триггеров, их прямых и инверсных входов для различных режимов. Такая комбинация в практической реализации позволяет уменьшить переходные процессы.

Ключевые слова: декомпозиция, логические функции, анализ, синтез, триггер.

DOI: 10.21869/2223-1560-2018-22-2-64-75

Ссылка для цитирования: Метод проектирования специализированных цифровых устройств формирования последовательности импульсов с заданными параметрами / Е.Н. Коробкова, С.И. Егоров, В.Э. Дрейзин, Г.И. Передельский, А.В. Варганов // Известия Юго-Западного государственного университета. 2018. Т. 22, № 2(77). С. 64-75.

Введение

Современный этап развития специализированных устройств связывается с расширением функциональных возможностей систем управления в части зада-

ния контрольно-проверочных последовательностей импульсов для настройки и мониторинга исполнительных органов и элементов информационно-измерительных систем («умные» датчики и сканеры диагностики состояний [1, 2], системы

управления станками с ЧПУ [3], адаптивные видеодатчики с предобработкой изображений [4], контроллеры управления объектами с функциями контроля и прогнозирования состояний [5] и др.). Для автоматизации процессов контроля элементов систем формирователи последовательностей импульсов с заданными параметрами имеют важное значение. Исходя из этого специализированные устройства – формирователи последовательностей импульсов на основе кольцевых счетчиков [6] – получают самостоятельное применение в современной контрольно-измерительной информационной технике [7].

Известные подходы и методы проектирования устройств [6, 8, 9] являются универсальными в части описания и формализации графа любой структуры. Классические методы синтеза включают этапы абстрактного, структурного синтеза, кодирования переменных с минимизацией структуры устройства. Тем не менее, такой подход не использует особенности графа задачи, связанные с систематизацией переходов между состояниями или ограничением длины формируемой последовательности. Вследствие этого аппаратная сложность устройства становится избыточной.

В работах [10, 11] предложен подход к синтезу цифровых устройств, основанный на представлении логических функций в обобщенной форме, позволивший упростить процедуру анализа и синтеза цифровых устройств. Тем не менее, вопросы формирования периодической последовательности с заданными параметрами с учетом кратных соотношений (2^i , $i=1, 2, 3 \dots$) длительностей импульса, задержки и паузы к длительности синхроимпульса рассматривались частично и не имеют полной проработки. В связи с

этим исследованием, направленным на разработку специализированных цифровых устройств формирования последовательности импульсов с заданными временными параметрами, являются актуальными.

Постановка задачи

Проектирование специализированного цифрового устройства формирования последовательности импульсов основано на его классической декомпозиции на операционный и управляющий автоматы (ОА, УА), образующих устойчивую схему информационно-управляющих связей. Вместе с тем для автоматизации настройки на параметры последовательности, задания количественных характеристик серий импульсов в формируемой последовательности структура специализированного цифрового устройства расширяется коммутационным автоматом (КМА). Такой КМА имеет функциональную реализацию в виде сдвигового регистра или набора триггеров с комбинационными схемами, реализующими функции настройки.

Общая (структурная) схема специализированного устройства формирования последовательности импульсов имеет вид, представленный на рисунке 1.

На рисунке 1 показано взаимодействие трех конечных автоматов (КА1, КА2, КА3) с учетом их функциональной ориентации. КА1 отвечает за реализацию операционных действий, он построен на основе реверсивного двоичного счетчика. Входы $D_0 - D_{n-1}$ и выходы $Q_0 - Q_{n-1}$ для КА1 являются n разрядными входами и выходами двоичного счетчика. КА2 отвечает за реализацию настройки на входные параметры длительностей импульса, паузы и задержки (t_n, t_n, t_3).

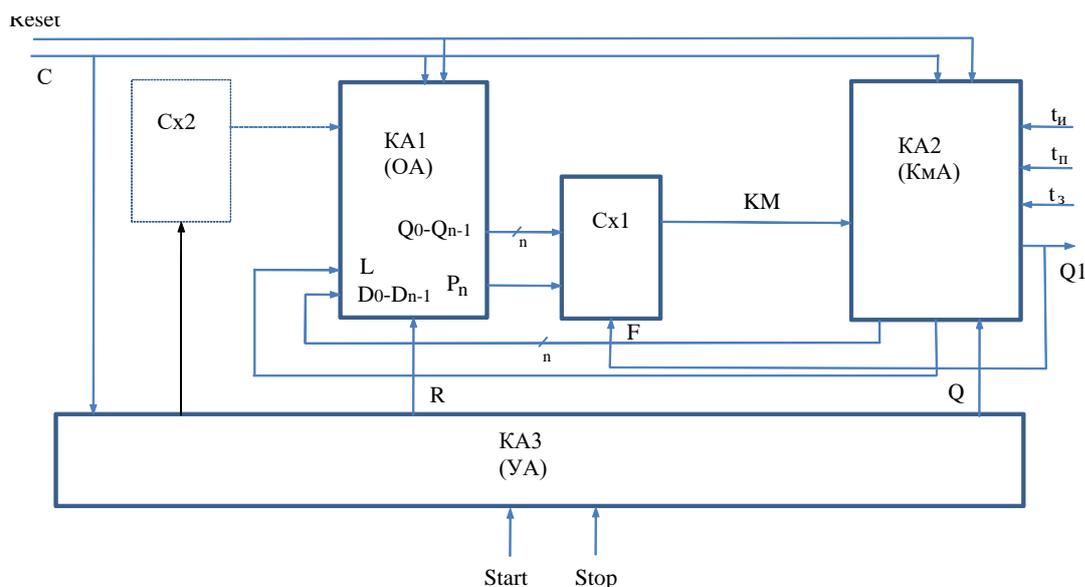


Рис. 1. Общая схема специализированного устройства формирования последовательности импульсов

КА2 является коммутационным автоматом, формирующим сигнал L параллельной загрузки данных и собственно параллельный код для формирования требуемой последовательности, выдаваемый на выход устройства Q1. КА3 является управляющим автоматом. Из внешней среды на входы цифрового устройства поступают сигналы синхронизации C, начала и окончания работы Start, Stop, а также сброса устройства Reset. КА3 вырабатывает сигналы обнуления R и состояния триггера Q подтверждения формирования последовательности импульсов.

В отличие от классических методов, предусматривающих на этапе структурного синтеза наличие для КА1 входной комбинационной схемы (Cx2) пересчета функций перехода состояний, в данной схеме (рис. 1) такой необходимости нет (схема и соответствующие связи показаны штриховыми линиями как отсутствующие). Соответственно, целевой критерий проектирования специализированно-

го устройства обозначается как минимизация аппаратной сложности КА3.

Метод решения

В работе предлагается метод, основанный на представлении цифрового устройства в виде функционально-блочной композиции нескольких взаимосвязанных трех конечных автоматов (КА) – операционного, управляющего и коммутационного автоматов. Каждый из данных автоматов выполняет возложенные на него функции – формирование выходной последовательности, выдачи управляющих сигналов, программирования настроечных функций соответственно.

Предлагаемый метод проектирования устройства включает этапы:

- абстрактный синтез (задание функций переходов и выходов);
- декомпозиция конечного графа смены рабочих состояний на независимые ветви с заданной последовательностью смены состояний в пределах ветви;

– настройка коммутационных функций (выбор альтернативных состояний в ветвях графа);

– синтез обобщенных логических функций переходов;

– структурный синтез автомата.

В отличие от классических методов синтеза [6, 8, 9], предлагаемый метод отличается вводом и реализацией этапов настройки и формирования логических функций для коммутации входов-выходов под задаваемые соотношения параметров. Реализация ветвей графа смены рабочих состояний учитывает особенность циклической смены состояний и сводится к определенным правилам кодирования состояний, в том числе параллельной загрузки кодов состояний. Таким образом, проектируемое цифровое устройство формирования заданной последовательности импульсов представляет собой настраиваемый конечный автомат с циклической сменой состояний по независимым ветвям графа.

Абстрактный и структурный синтез специализированного устройства формирования периодической импульсной последовательности

Главная особенность данного устройства – гарантированное формирование периодической импульсной последовательности требуемой длины при любых временных сочетаниях управляющих сигналов Start, Reset, Stop. Одно из основных требований, предъявляемых к цепи сброса – предотвращение искажения формирования импульсной последовательности, пока не закончится полный её цикл, не зависимо от момента поступления сигнала сброса.

При включении источника питания происходит переход всех его элементов памяти в заранее оговорённое (нулевое)

состояние, которое является начальным состоянием. При этом для начала функционирования кроме наличия цепи обнаружения включения источника питания, обеспечивающей этот переход, всегда требуется наличие входа пуска (Start), а окончания функционирования требуется наличие входа останова (Stop), подача значения активных сигналов, которые обеспечивает эти операции.

Двоичный счетчик (инкрементный, декрементный) является основным функциональным узлом специализированного устройства. Число разрядов счётчика (n) выбирается исходя из максимального значения одного из временных параметров ($t_{и}$, $t_{п}$, $t_{з}$), где $t_{и}$ – длительность импульса; $t_{п}$ – длительность паузы; $t_{з}$ – длительность задержки.

Функции, определяющие длительность импульсов и паузы, возлагаются на схему, выполненную на типовом четырёхразрядном вычитающем (реверсивном) двоичном счётчике со входом разрешения синхронной параллельной загрузки L , входами подачи загружаемых данных D_0, D_1, D_2, D_3 , входом разрешения счёта E , прямыми выходами Q_0, Q_1, Q_2, Q_3 , инверсным выходом переполнения \bar{P}_4 .

Формирование значения выходного сигнала на выходе, равного логической «1» или логического «0», возложено на типовой триггер со счётным входом. Он имеет вход разрешения записи данных L_T и вход асинхронного сброса нуля. Наиболее простой реализацией является D -триггер, инверсный выход которого соединён с информационным входом D .

Функции перехода всех элементов памяти в исходное (нулевое) состояние при включении источника питания, запуска начала формирования и последую-

щей остановки возложены на старт-стопную схему, которая выполнена на типовом асинхронном RS- триггере с прямыми R- и S- входами. Нулевое состояние старт-стопной схемы ($Q=0$) задаёт нулевое состояние УА, а единичное состояние старт-стопной схемы ($Q=1$) –

задаёт режим формирования выходной последовательности.

Наглядное представление процессов формирования последовательности даёт декомпозированный по независимым ветвям граф переходов состояний, иллюстрирующий процесс циклической смены элементов последовательности (рис. 2).

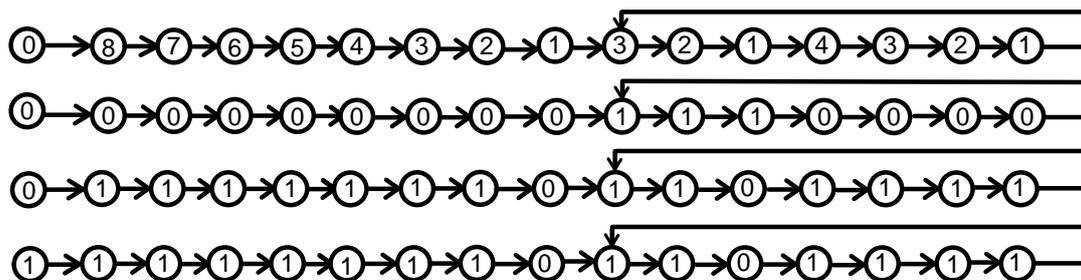


Рис. 2. Граф переходов, иллюстрирующий процесс циклической смены состояний в цифровом устройстве по независимым ветвям

Исходя из логики работы следует, что значение сигнала разрешения загрузки счётчика (L) можно представить логической суммой сигналов с его выходов Q_1, Q_2, Q_3 , т.е. $L = Q_1 \vee Q_2 \vee Q_3$, а значение сигнала разрешения перехода D-триггера (L_m) можно представить логической суммой сигнала L и прямого значения сигнала переполнения счётчика P , т.е. $L_m = L \vee P$.

Значения сигналов на входах параллельной загрузки счётчика можно представить функциями от двух переменных (P и Q). Сочетание $P=1, Q=0$ определяет длительность задержки, сочетание $P=0, Q=0$ определяет длительность импульсов, сочетание $P=0, Q=1$ определяет длительность паузы. Сочетание $P=1, Q=1$ является запрещенным. На этом наборе функции доопределяются, исходя из их минимального представления при их формальном синтезе.

Для нахождения этих функций, определяющих настройку на заданные

временные параметры, строится таблица с числом столбцов, равным трём, и числом строк, равным числу разрядов счётчика. В первую строку таблицы записывается значение, равное числу периодов, определяющих длительность задержки начала формирования, во вторую строку записывается значение, равное числу периодов, определяющих длительность паузы между импульсами, в третью строку записывается значение, равное числу периодов, определяющих длительность формируемых импульсов.

Каждый столбец таблицы предлагается задавать булевым вектором с последующей записью минимального представления функции, определяющей настройку. В зависимости от заданных значений временных параметров возможны 8 вариантов настройки:

– «0» во всех строках таблицы – функция настройки $D_i = 0$;

– «1» в верхней строке – функция настройки $D_i = P_4$;

– «1» в верхней и средней строках – функция настройки $D_i = \overline{Q1}$;

– «1» в нижней строке – функция настройки $D_i = Q_1$;

– «1» в нижней и средней строках – функция настройки $D_i = \overline{P_4} = Q_0$;

– «1» в средней строке – $D_i = \overline{P_4} \vee \overline{Q1} = \overline{P_4} \overline{Q1} = Q_0 \overline{Q1}$;

– «1» в верхней и нижней строках – $D_i = P_4 \vee Q1 = \overline{\overline{P_4} \overline{Q1}} = \overline{Q_0 \overline{Q1}}$,

– «1» во всех строках таблицы – функция настройки $D_i = 1$.

Полученные значения функций настройки предлагается использовать в качестве функционального шаблона, определяющего настройку устройства на заданные временные параметры.

В рассматриваемом устройстве используется четырёхразрядный счётчик. В первую строку таблицы записывается значение, равное числу периодов, определяющих длительность задержки начала формирования. Во вторую строку записывается значение, равное числу периодов, определяющих длительность паузы между импульсами. В третью строку записывается значение, равное числу периодов тактовых импульсов, определяющих длительность формируемых импульсов. Это основные настроечные параметры коммутационного автомата. В зависимости от соотношения между заданными временными параметрами (t_3, t_n, t_{Π}) может иметь место пять вариантов схем специализированного устройства:

а) первый вариант - $t_3 \neq t_u \neq t_n$;

б) второй вариант $t_3 = t_u \neq t_n$;

в) третий вариант $t_3 = t_n \neq t_u$;

г) четвёртый вариант - $t_3 \neq t_{\Pi} = t_n$;

д) пятый вариант - $t_3 = t_n = t_u$.

Далее строятся настроечные таблицы, задавая рабочие временные параметры соотношений времен t_3, t_u, t_n :

– первый вариант (табл. 1) $t_3=8T, t_n = 2T, t_{\Pi} = 4T$;

– второй вариант (табл. 2) $t_3= t_n= 8T, t_n = 2T$;

– третий вариант (табл. 3) $t_3= t_{\Pi}= 8T, t_u = 4T$;

– четвёртый вариант (табл. 4) $t_n= t_{\Pi}= 8T, t_3 = 4T$;

– пятый вариант (табл. 5) $t_3= t_n= t_{\Pi}=8T$.

Таблица 1

Вариант настройки при $t_3 \neq t_u \neq t_n$

	D ₃	D ₂	D ₁	D ₀
t ₃	1	0	0	0
t _n	0	0	1	1
t _Π	0	1	0	0

Таблица 2

Вариант настройки при $t_3 = t_u \neq t_n$

	D ₃	D ₂	D ₁	D ₀
t ₃	0	1	1	0
t _n	0	1	1	0
t _Π	0	0	1	0

Таблица 3

Вариант настройки при $t_3 = t_n \neq t_u$

	D ₃	D ₂	D ₁	D ₀
t ₃	0	1	1	1
t _n	0	1	0	0
t _Π	0	1	1	1

Таблица 4

Вариант настройки при $t_3 \neq t_n = t_u$

	D ₃	D ₂	D ₁	D ₀
t ₃	0	1	0	0
t _н	0	1	1	1
t _п	0	1	1	1

Таблица 5

Вариант настройки при $t_3 = t_n = t_u$

	D ₃	D ₂	D ₁	D ₀
t ₃	0	1	1	0
t _н	0	1	1	0
t _п	0	1	1	0

Моделирование работы устройства формирования последовательности импульсов с заданными параметрами

На основании приведенных выше шаблонов определяются функции, задающие значения на входах параллельной загрузки счётчика:

– первый вариант настройки

$$D_0 = D_1 = \overline{P_4} \vee \overline{Q1} = \overline{P_4} \overline{Q1} = \overline{Q_0 Q1},$$

$$D_2 = Q1 \quad D_3 = P_4;$$

– второй вариант настройки

$$D_0 = D_3 = 0 \quad D_1 = 1 \quad D_2 = \overline{Q1};$$

– третий вариант настройки

$$D_1 = 1 \quad D_2 = 1 \quad D_3 = 0;$$

– четвёртый вариант настройки

$$D_0 = D_1 = \overline{P_4} \quad D_2 = 1 \quad D_3 = 0;$$

– пятый вариант настройки

$$D_0 = D_3 = 0 \quad D_1 = D_2 = 1.$$

Из пяти вышеприведенных вариантов общезначимым является первый вариант, имеющий индивидуальные длительности импульса, паузы и задержки.

Функциональная схема ядра цифрового устройства, построенная в соответствии с декомпозицией графа на независимые ветви (рис. 2) и полученными представлениями функций настройки, приведена на рисунке 3. Компьютерное моделирование схемы устройства реализовано в САПР Quartus II фирмы Altera [12]. Функционирование устройства иллюстрируется на рисунке 4 временными диаграммами.

Комбинационная схема 1 представлена комбинационными элементами: 1 (двухвходовой элемент ИЛИ-НЕ), 7 (трехвходовой элемент ИЛИ) инвертор 10, 6 (двухвходовой элемент ИЛИ). Реверсивный двоичный счётчик 1 является функциональным узлом, представляющим операционный автомат (КА 1). Д-триггер со входом управления загрузкой данных с учетом фиксированного закона формирования последовательности импульсов представляет коммутационный автомат (КА 3), выдающий по выходу Q1 требуемую последовательность. Стартовая схема в составе управляющего автомата (КА 2) содержит асинхронный RS-триггер 3 с прямыми информационными входами, элемент 4 (двухвходовой элемент ИЛИ), элемент 5 (двухвходовой элемент ИЛИ), конденсатор 11, резисторы 9, 12. Корректное управление режимами RS-триггера 3 достигается подачей управляющим алгоритмом только разрешенных комбинаций на R-, S- входы.

Аппаратная сложность устройства оценивалась в вентилях. Под вентилем понимается двухвходовой элемент ИЛИ, И. Общая сложность устройства определяется как сумма сложностей всех составляющих его узлов и элементов [13, 14].

В таблице 6 приведена сложность базовых элементов малой интегральной серии, используемых в специализированном устройстве формирования последовательности импульсов с заданными параметрами (m – разрядность счетчика/регистра).

Аналитическая оценка аппаратных затрат Θ устройства (рис. 3) составляет

$$\Theta = \Theta_{(m-1)\text{ИЛИ}} + 4\Theta_{2\text{ИЛИ}} + \Theta_{2\text{И}} + \Theta_{\text{НЕ}} + \Theta_{\text{RS}} + \Theta_{\text{T}} + \Theta_{\text{СТ2}} = 4m + 1 + 4 \cdot 2 + 1 \cdot 2 + 1 + 18 + 16 + m \cdot 72 + 44 = 76m + 90.$$

Аналогично можно построить любой вариант устройства формирования после-

довательности импульсов с заданными соотношениями временных параметров, а также с любыми другими параметрами, предварительно выбрав тип счетчика и алгоритм смены состояний. Отличие от приведенной схемы будет только лишь в значениях функций настройки на заданные параметры. Уменьшение аппаратной сложности КМА достигается за счет использования кратных значений (по закону 2^i , $i=1, 2, 3 \dots$) длительностей импульса, задержки и паузы к времени синхроимпульса.

Таблица 6

Аппаратная сложность базовых элементов и узлов

Описание	Кол-во вентиляей
НЕ	1
2ИЛИ-НЕ (2И-НЕ)	2
4ИЛИ (4И)	4
8ИЛИ (8И)	9
RS-триггер	18
T-триггер	16
D-триггер	19
4-разрядный синхронный двоичный параллельный счетчик	$4 \cdot 72 + 6$
4-разрядный двоичный реверсивный счетчик	$4 \cdot 72 + 44$
4-разрядный синхронный двоичный параллельный счетчик со схемой предустановки	$4 \cdot 72 + 18$
m разрядный сдвиговый регистр	$m \cdot 18 + 10$

Заключение

Создан метод проектирования специализированных цифровых устройств формирования периодической последовательности с заданными длительностями импульсов, паузы, кратными периоду тактовых импульсов, подаваемых на вход устройства с выхода внешнего генератора и задержанной относительно запускающего импульса, основанный на декомпозиции проектируемого устройства на ло-

гически выделенные блоки (простейшие конечные автоматы - счетчики, сдвиговые регистры), содержащие в составе:

- реверсивный счётчик, определяющий длительность импульсов и паузы;
- триггер со счётным входом, формирующий текущее значение заданной последовательности;
- старт-стопную схему, выполненную на асинхронном RS- триггере.

Такая декомпозиция устройства позволила, в отличие от известных методов,

при проектировании устройства с любыми заданными значениями временных параметров использовать таблицу в качестве шаблона. Определение шаблона на заданные параметры позволяет исключить синтез как таковой, что существенно упрощает процедуру проектирования. Операционная часть цифрового устройства для формирования импульсов содержит реверсивный счётчик, необходимую логику, что позволяет получить для заданных кратных соотношений параметров формируемой последовательности минимальную сложность коммутационного автомата. Использование типового триггера со счётным входом, формирующего значение сигнала на выходе, позволило отказаться от комбинационной схемы, зависящей от параметров формируемой последовательности. Эта особенность привела к упрощению, в целом, всей схемы специализированного устройства.

Список литературы

1. Дегтярев С.В., Бурмака А.А., Головенков Е.В. Программно-аппаратный комплекс технической диагностики автомобильной комбинации приборов // Информационно-измерительные и управляющие системы. 2013. Т. 11. № 8. С. 10-13.

2. Бобырь М.В., Титов В.С., Червяков Л.М. Адаптация сложных систем управления с учётом прогнозирования возможных состояний // Автоматизация и современные технологии. 2012. № 5. С. 3-10.

3. Автоматизированная система управления скоростью обработки деталей на оборудовании с ЧПУ / М.В. Бобырь [и др.] // Известия Юго-Западного государственного университета. 2012. № 2. С. 13-16.

4. Титов В.С., Яковлева В.С., Панищев В.С. Адаптивные видеодатчики на

базе КМОП приемников излучения с активными пикселями. Курск, 2008. 99 с.

5. Бобырь М.В., Титов В.С., Емельянов С.Г. Автоматическая диагностика элементов систем управления на основе обратного нечетко-логического вывода // Вестник компьютерных и информационных технологий. 2013. № 11 (113). С. 35-42.

6. Потемкин И.С. Функциональные узлы цифровой автоматики. М.: Энергоатомиздат, 1988. 320 с.

7. Титенко Е.А. Настраиваемый сдвиговый регистр готовности результата для однородных вычислительных устройств // Информационные системы и технологии. 2013. № 6 (80). С. 131-136.

8. Потехин В.А. Схемотехника цифровых устройств: учеб. пособие для вузов. Томск: В -Спектр, 2012. 250с.

9. Архитектура вычислительных систем с элементами конвейерной обработки: учебное пособие / О.Я. Кравец, Е.С. Подвальный, В.С. Титов, А.С. Ястребов. СПб.: Политехника, 2009. 152 с.

10. Rubanov V. G., Korobkova E.N., Dobrinskiy E.P. Application of Decomposition Method to Cyclic Finite State Machine Synthesis with Reconfigurable Time Parameters of Output Signals. World Applied Sciences Journal. 2013. 25 (1). Pp. 69 - 77.

11. Рубанов В. Г., Коробкова Е. Н. Приложение метода функционально-блочной декомпозиции к синтезу формирователей одиночных серий импульсов с перестраиваемыми параметрами // Системы обработки информации. 2014. Вип. 4. С. 56-64.

12. Соловьев В.В. Проектирование цифровых систем на основе программируемых логических интегральных схем. М.: Горячая линия-Телеком, 2001. 636 с.

13. Титенко Е.А. Коммутационная подсистема для реконфигурируемого

мультипроцессора обработки символьной информации // Информационные системы и технологии. 2012. №1 (69). С.5-17.

14. Титенко Е.А. Метод ассоциативной обработки строк и аппаратно-ориентированный алгоритм для его ре-

ализации // Известия Юго-Западного государственного университета. 2011. № 6(39). Ч.2. С. 72.-77.

Поступила в редакцию 30.01.18

UDC 004.312.02

E.N. Korobkova, Candidate of Engineering Sciences, Associate Professor, Belgorod State Technological University named by V.G. Shukhov (Belgorod, Russia)
(e-mail: sharm-helen@yandex.ru)

S.I. Egorov, Doctor of Engineering Sciences, Professor, Southwest State University (Kursk, Russia)
(e-mail: sie58@mail.ru)

V.E. Drejzin, Doctor of Engineering Sciences, Professor, Southwest State University (Kursk, Russia)
(e-mail: drejzin_ve@mail.ru)

G.I. Peredelsky, Doctor of Engineering Sciences, Professor, Southwest State University (Kursk, Russia)

A.V. Varganov, Candidate of Engineering Sciences, Associate Professor, Southwest State University (Kursk, Russia)

THE METHOD OF SYNTHESIS OF SPECIALIZED DIGITAL DEVICES FOR FORMING THE SEQUENCE OF PULSES WITH SPECIFIED PARAMETERS

The work is devoted to the method of designing digital devices for the formation of a periodic sequence with predetermined pulse and pause durations. These durations are chosen multiples of the period of clock pulses according to the regularity 2^i . This feature allows you to obtain compact schemes of functional nodes and reduce the complexity of the device. A method for designing specialized digital devices is proposed, which takes into account the periodicity of the output data. It is based on the representation of logical triggering switching functions in a generalized form. This form allows you to simplify the procedure for analyzing and synthesizing digital devices. The method includes the stage of decomposition of the final graph of the change of working states into independent branches with a given sequence of state changes in the branches, which makes it possible to define the operating part of the device as a ring machine. At the stage of structural synthesis the projected device is represented in the form of a functional-block composition of several interrelated individual blocks. Each block is a finite state machine, which allows you to specify the series of pulses with your start addresses and the lengths of the series. The use of a typical flip-flop with the count input, which forms the value of the signal at the output, made it possible to abandon the combination circuit for generating the output signal. This design feature has made it possible to reduce the complexity of the specialized pulse shaping device, in general, and to reduce the delay. The functions of transition of all memory elements to the initial (zero) state when the power supply is switched on are assigned to the start-stop device. It is performed on a typical asynchronous RS-flip-flop with direct inputs R and S. Practical value of the method consists in combining the functioning of synchronous and asynchronous triggers, their direct and inverse inputs for different modes. Such a combination in practical implementation makes it possible to reduce transients.

Key words: digital automats, decomposition, logical functions, analysis, synthesis, triggers.

DOI: 10.21869/2223-1560-2018-22-2-64-75

For citation: Korobkova E.N., Egorov S.I., Drejzin V.E., Peredelsky G.I., Varganov A.V. The Method of Synthesis of Specialized Digital Devices for Forming the Sequence of Pulses with Specified Parameters. Proceedings of the Southwest State University, 2018, vol. 22, no. 2(77), pp. 64-75 (in Russ.).

Reference

1. Degtyarev S.V., Burmaka A.A., Golovenkov E.V. Programmno-apparatnyj kompleks tekhnicheskoy diagnostiki avtomobil'noj kombinacii priborov. Informacionno-izmeritel'nye i upravlyayushchie sistemy, 2013, vol. 11, no. 8, pp. 10-13.
2. Bobyr' M.V., Titov V.S., Chervyakov L.M. Adaptaciya slozhnyh sistem upravleniya s uchyotom prognozirovaniya vozmozhnyh sostoyanij. Avtomatizaciya i sovremennye tekhnologii, 2012, no. 5, pp. 3-10.
3. Bobyr' M.V. [i dr.] Avtomatizirovannaya sistema upravleniya skorost'yu obrabotki detalej na oborudovanii s CHPU. Izvestija Jugo-Zapadnogo gosudarstvennogo universiteta, 2012, no. 2, pp. 13-16.
4. Titov V.S., Yakovleva V.S., Panishchev V.S. Adaptivnye videodatchiki na baze KMOP priemnikov izlucheniya s aktivnymi piksel'yami. Kursk, 2008. 99 p.
5. Bobyr'M.V., Titov V.S., Emel'yanov S.G. Avtomaticheskaya diagnostika ehlementov sistem upravleniya na osnove obratnogo nechetko-logicheskogo vyvoda. Vestnik komp'yuternyh i informacionnyh tekhnologij, 2013, no. 11 (113), pp. 35-42.
6. Potemkin I.S. Funkcional'nye uzly cifrovoj avtomatiki. Moscow, Ehnergoatomizdat Publ., 1988. 320 p.
7. Titenko E.A. Nastraivaemyj sdvigovyy registr gotovnosti rezul'tata dlya odnorodnyh vychislitel'nyh ustrojstv. Informacionnye sistemy i tekhnologii, 2013, no. 6 (80), pp. 131-136.
8. Potekhin V.A. Skhemotekhnika cifrovyh ustrojstv. Tomsk, V-Spektr Publ., 2012, 250 p.
9. Kravec O.Ya., Podval'nyj E.S., Titov V.S., Yastrebov A.S. Arhitektura vychislitel'nyh sistem s ehlementami konvejernoj obrabotki. Sankt-Peterburg, Politehnika Publ., 2009, 152 p.
10. Rubanov V.G., Korobkova E.N., Dobrinskiy E.P. Application of Decomposition Method to Cyclic Finite State Machine Synthesis with Reconfigurable Time Parameters of Output Signals. World Applied Sciences Journal, 2013, no. 25 (1), pp. 69 - 77.
11. Rubanov V. G., Korobkova E. N. Prilozhenie metoda funkcional'no-blochnoj dekompozicii k sintezu formirovatelej odnochnyh serij impul'sov s perestraivaemymi parametrami. Sistemi obrobki informacii, 2014, is. 4, pp. 56-64.
12. Solov'ev V.V. Proektirovanie cifrovyh sistem na osnove programmiruemyh logicheskikh integral'nyh skhem. Moscow, 2001, 636 p.
13. Titenko E.A. Kommutacionnaya podsistema dlya rekonfiguriruemogo mul'ti-processora obrabotki simvol'noj informacii. Informacionnye sistemy i tekhnologii, 2012, no.1 (69), pp.5-17.
14. Titenko E.A. Metod associativnoj obrabotki strok i apparatno-orientirovannyj algoritm dlya ego realizacii. Izvestija Jugo-Zapadnogo gosudarstvennogo universiteta, 2011, no. 6(39), pt.2, pp. 72.-77.